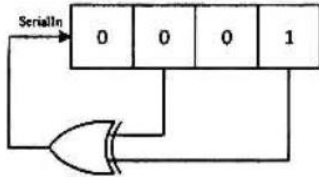


**حل تشریحی سوالات مدارهای منطقی آزمون دکتری معماری سیستم‌های کامپیوتری سال ۹۹**

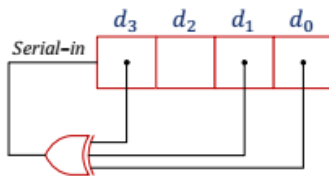
۱- شکل زیر یک شیفت رجیستر را نشان می‌دهد که در هر سیکل ساعت یک بیت محتوای خود را به سمت راست شیفت می‌دهد. اگر مقدار اولیه این شیفت رجیستر 0001 باشد، دوره تناوب آن چند سیکل ساعت است؟



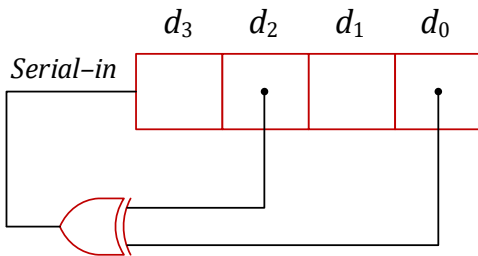
- ۴ (۱)
- ۵ (۲)
- ۶ (۳)
- ۷ (۴)

این تست مشابه تست سال ۸۶ است که در نکته و تست درس مدارهای منطقی جلسه چهارم حل شده است.

(مهندسی کامپیوتر ۸۶) شکل زیر یک شیفت رجیستر را نشان می‌دهد که در هر Clock یک بیت محتوای خود را به سمت راست شیفت می‌دهد. اگر مقدار اولیه این شیفت رجیستر 0001 باشد، دوره تناوب این شیفت رجیستر چند Clock Cycle است؟



**حل تست ۱- (گزینه ۳)** با توجه به شکل زیر مساله به سادگی حل می‌شود.



$d_2 \oplus d_0$	$d_3$	$d_2$	$d_1$	$d_0$	
$0 \oplus 1 = 1$	0	0	0	1	
$0 \oplus 0 = 0$	1	0	0	0	CLK1
$0 \oplus 1 = 1$	0	1	0	0	CLK2
$0 \oplus 0 = 0$	1	0	1	0	CLK3
$1 \oplus 1 = 0$	0	1	0	1	CLK4
$0 \oplus 0 = 0$	0	0	1	0	CLK5
	0	0	0	1	CLK6

پس ۶ پالس ساعت نیاز است تا مجدد به حالت اولیه برگردد.

۲- فرض کنید تابع  $f(a,b,c,d) = \sum m(0,1,3,4,8,11,12,15)$  داده شده است. عامل‌های اولیه ضروری (Essential Prime Implicant) این تابع، کدام گزینه است؟

- (۱)  $\bar{c}\bar{d}.acd$  (۲)  $\bar{c}\bar{d}.acd.\bar{a}\bar{b}d$   
 (۳)  $\bar{c}\bar{d}.acd.\bar{a}\bar{b}d.acd$  (۴)  $\bar{c}\bar{d}.acd.\bar{a}\bar{b}d.\bar{a}\bar{c}\bar{d}$

این تست مشابه تست سال ۹۱ دکتری معماری کامپیوتر و همچنین مهندسی کامپیوتر سال ۹۵ است که در نکته و تست درس مدارهای منطقی جلسه اول حل شده است.

دکتری سال ۹۱- اگر بخواهیم تابع  $f(a,b,c,d) = \sum m(0,2,4,5,6,7,8,10,13,15)$  را به صورت مجموع حاصل-ضربها (SOP) تا حد امکان ساده کنیم، چند Essential Prime Implicant وجود دارد؟ (منظور عباراتی است که الزاما در جواب نهایی باید وجود داشته باشد).

- (۱) چهار (۲) سه (۳) دو (۴) یک

سال ۹۵- تعداد موجد اولیه (PI - Prime Implicant) و موجد اولیه ضروری (EPI - Essential PI) تابع زیر به ترتیب از راست به چپ چه تعداد است؟

$$f(a,b,c,d) = \sum m(2,3,5,7,8,12,13) + d(0,10)$$

- (۱) ۴ و ۰ (۲) ۴ و ۲ (۳) ۶ و ۲ (۴) ۷ و ۰

حل تست ۲- (گزینه ۱) با توجه به جدول کارنوی زیر EPI ها مشخص می‌شود.

		$a$			
	$ab$	00	01	11	10
$cd$	00	1	1	1	1
	01	1			
	11	1		1	1
$c$	10				
		2	6	14	10

$EPI : \bar{c}\bar{d}$  (برای  $cd=00$ )  
 $EPI : acd$  (برای  $c=1, d=1$ )

۳ می‌خواهیم یک عدد ۳ رقمی مبنای ۹ را به یک عدد مبنای ۳ تبدیل کنیم. برای این منظور به حداقل چند رقم در مبنای ۳ نیاز داریم؟

۶ (۲)	۵ (۱)
۸ (۴)	۷ (۳)

این تست بر اساس نکته گفته شده در آموزش درس مدارهای منطقی جلسه اول اسلاید ۱۲ به راحتی قابل حل است.

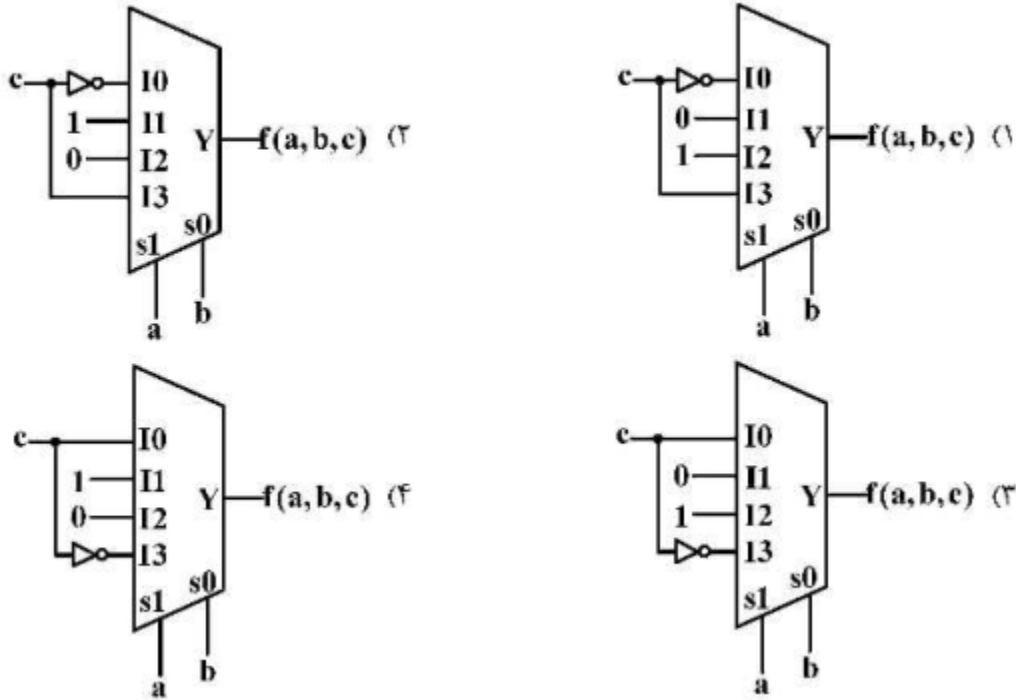
**نکته:** برای تبدیل از مبنای  $b$  به  $b^k = b'$

ارقام دو طرف ممیز به صورت مجموعه‌های  $k$  رقمی جدا می‌شوند و هر مجموعه را در مبنای  $b'$  می‌نویسیم

**حل تست ۳ - (گزینه ۲)** با توجه به نکته بالا و از آنجا که  $9 = 3^2$  پس هر رقم از مبنای ۹ به دو رقم مبنای ۳ تبدیل می‌شود.

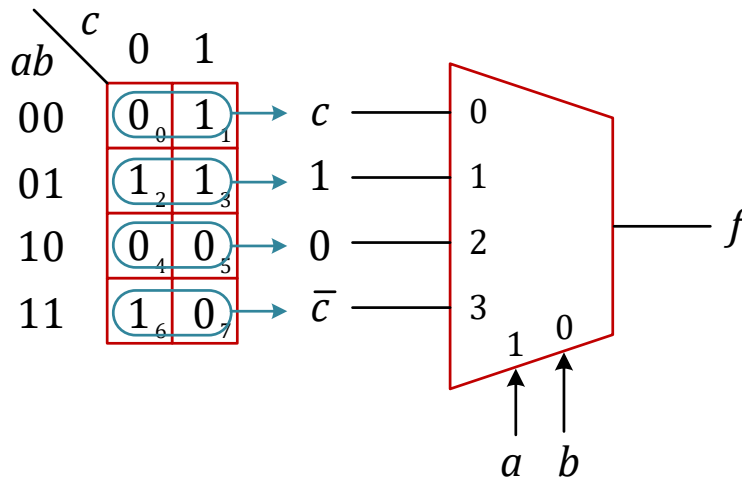
$$\begin{array}{c} (ABC)_9 \\ \swarrow \quad \downarrow \quad \searrow^3 \\ ((a_1a_0)(b_1b_0)(c_1c_0))_3 \end{array}$$

۴- کدام مدار پیاده‌سازی تابع  $f(a,b,c) = \sum m(1,2,3,6)$  را نشان می‌دهد؟

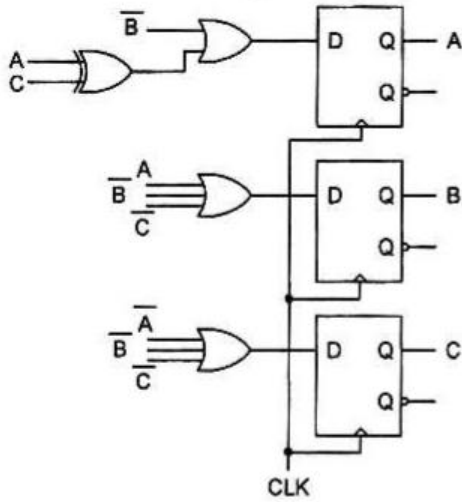


این تست بر اساس مطالب ارائه شده در جلسه دهم درس مدارهای منطقی اسلاید ۱۵ تا ۲۱ و با استفاده از جدول شبه کارنو در ورودی مالتی پلکسر حل می‌شود.

حل تست ۴ - (گزینه ۴) شکل زیر چگونگی حل تست را نشان می‌دهد.



۵- مدار زیر را در نظر بگیرید. با فرض این که خروجی مدار مقادیر ABC باشد، کدام گزاره صحیح است؟



(۱) مدار اعداد زوج سه‌بیتی را می‌شمارد.

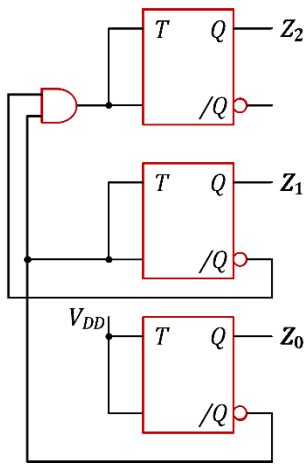
(۲) مدار اعداد فرد سه‌بیتی را می‌شمارد.

(۳) مدار اعداد اول سه‌بیتی را می‌شمارد.

(۴) مدار اعداد سه‌بیتی مضرب ۳ و ۵ را می‌شمارد.

این تست مشابه تست زیر است که در جلسه چهارم نکته و تست حل کرده ام.

(دکتری معماری کامپیوتر سال ۹۶) در مدار شکل زیر خروجی  $Z_2Z_1Z_0$  چه کارکردی را نشان می‌دهد؟



$$T_2 = \bar{Z}_0 \cdot \bar{Z}_1$$

$$T_1 = \bar{Z}_0$$

$$T_0 = 1$$

(۱) Left Shift Register

(۲) شمارنده گری (Gray)

(۳) شمارنده دودویی (باینری)

(۴) Right Shift Register

حل تست ۵ - (گزینه ۳)

بر اساس تابع ورودی FF ها، جدول تحریک را به دست آورده از روی آن حالت بعدی مدار مشخص می‌شود. البته به دلیل اینکه FF ها از نوع DFF هستند، جدول تحریک ورودی، همان حالت بعدی است.

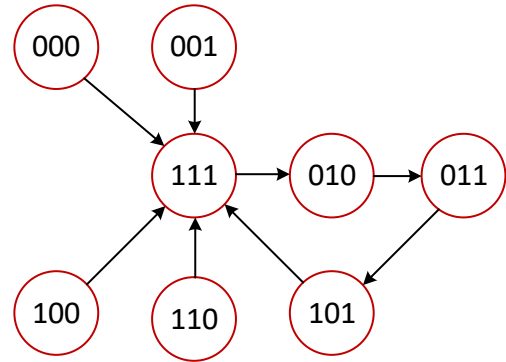
$$D_A = Q_A = (A \oplus C) + \bar{B}$$

$$D_B = Q_B = A + \bar{B} + \bar{C}$$

$$D_C = Q_C = \bar{A} + \bar{B} + \bar{C}$$

ادامه حل تست ۵ - (گزینه ۳)

A	B	C	$D_A$	$D_B$	$D_C$
0	0	0	1	1	1
0	0	1	1	1	1
0	1	0	0	1	1
0	1	1	1	0	1
1	0	0	1	1	1
1	0	1	1	1	1
1	1	0	1	1	1
1	1	1	0	1	0



با توجه به شکل بالا، مدار حالت Self-Start است و حلقه اصلی شامل شمارش اعداد اول سه بیتی است

۶- جدول حالت زیر، پس از کاهش تعداد حالات چند حالت دارد؟

PS	NS/y		
	x=0	x=1	
a	c/0	a/1	۲ (۱)
b	d/0	b/1	۳ (۲)
c	a/1	c/0	۴ (۳)
d	b/1	d/0	۵ (۴)
e	c/0	e/1	
f	a/1	c/0	

این مساله مشابه تست زیر است که در نکته و تست به صورت کامل توضیح داده ام. باز هم تکرار می کنم برای حل این تستها حتما روش **Partitioning** را استفاده کنید.

(مهندسی کامپیوتر ۸۸) جدول حالت زیر پس از کاهش تعداد حالات دارای چند حالت خواهد بود؟

PS	NS/Output		
	x = 0	x = 1	
a	c/0	g/0	۳ (۱)
b	f/0	b/0	۴ (۲)
c	b/1	f/1	۵ (۳)
d	c/0	g/1	۶ (۴)
e	d/0	g/1	
f	g/1	c/1	
g	f/0	a/0	

حل تست ۶ - (گزینه ۱) ابتدا بر اساس خروجی، حالتها به دو دسته اصلی تقسیم می شوند.

	a	b	e	c	d	f
x = 0	0	0	0	1	1	1
x = 1	1	1	1	0	0	0

سپس حالت بعد را بررسی می کنیم.

	a	b	e	c	d	f
x = 0	0	0	0	1	1	1
x = 1	1	1	1	0	0	0
	c	d	c	a	b	a
x = 0	c	d	c	a	b	a
x = 1	a	b	e	c	d	c

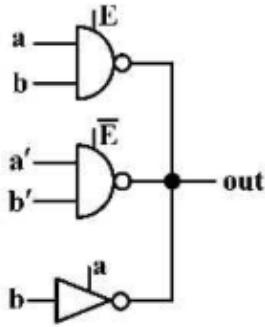
با توجه به حالت بعدی، به سادگی مشخص است که دو حالت a و e معادلند، زیرا هنگامی که ورودی 0 است، حالت بعدی هر دو c است و وقتی ورودی 1 است حالت بعدی تغییر نمی کند.

## ادامه حل تست ۶- (گزینه ۱)

از طرف دیگر شرط اینکه  $b$  با  $a$  یا  $c$  معادل باشد این است که  $d$  و  $c$  معادل باشند. اما در طرف دیگر مشخص است که  $c$  و  $f$  معادلند، زیرا حالت‌های بعدی دقیقاً مشابه هستند. حالت  $d$  هم اگر بخواید با  $c$  و  $f$  معادل باشد، لازم است  $c$  و  $d$  معادل باشند، که شرط بازگشتی است و ضمناً حالت  $b$  باید با حالت  $a$  معادل شود، که این یک شرط بازگشتی میان گروه اول و دوم است. در نتیجه  $a, b, e$  با هم معادلند و  $c, d, f$  هم با یکدیگر معادلند.



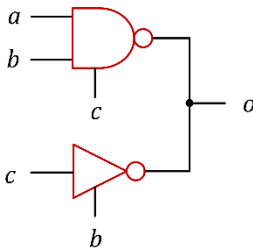
۷ در مدار زیر از گیت‌های سه وضعیتی (3-State) استفاده شده است. با فرض آن که هیچ ترکیب غیرمجاز ورودی‌ها به مدار اعمال نشود، تابع خروجی مطابق با کدام گزینه است؟



- (۱)  $\bar{a}b + \bar{a}E + \bar{a}\bar{b}$
- (۲)  $\bar{a}b + \bar{a}E + b\bar{E}$
- (۳)  $\bar{b} + \bar{a}E$
- (۴) ۱

این مساله مشابه تست زیر است که در نکته و تست به صورت کامل بررسی شده است (جلسه سوم - اسلاید ۲۷)

دکتری معماری کامپیوتر ۹۵ - در مدار زیر گیت‌های not و nand به شکل سه وضعیتی (tri-state) عمل می‌کنند. کدام تابع توسط این مدار پیاده‌سازی می‌شود؟

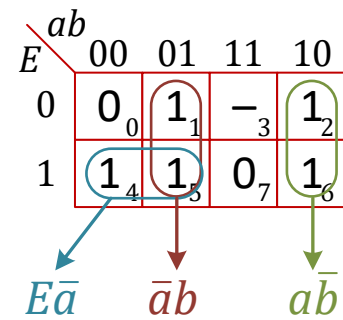


- (۱)  $b + c$
- (۲)  $\bar{b} + \bar{c}$
- (۳)  $\overline{abc} + bc$
- (۴) این مدار قابل استفاده نیست.

حل تست ۷- (گزینه ۱)

برای حل تست لازم است جدول عملیاتی ترسیم شود و نتیجه نهایی خروجی به دست آید.

$E$	$a$	$b$	$NAND_1$	$NAND_2$	$Not$	$out$
0	0	0	OFF	0	OFF	0
0	0	1	OFF	1	OFF	1
0	1	0	OFF	1	1	1
0	1	1	OFF	1	0	X
1	0	0	1	OFF	OFF	1
1	0	1	1	OFF	OFF	1
1	1	0	1	OFF	1	1
1	1	1	0	OFF	0	0



- ۸- برای تصحیح یک بیت خطا در یک داده 4 بیتی، از کد همینگ استفاده کرده ایم و نتیجه یک کد 7 بیتی شده است. اگر داده 7 بیتی دریافتی 1011101 باشد، در این خصوص کدام گزینه درست است؟
- (۱) خطا در بیت ۵ رخ داده است.
  - (۲) خطا در بیت ۴ رخ داده است.
  - (۳) خطا در بیت ۳ رخ داده است.
  - (۴) خطایی رخ نداده است.

کد همینگ (7,4) در جلسه اول درس مدارهای منطقی به صورت کامل توضیح داده شده است.

حل تست ۸- (گزینه )

ساختار عدد به صورت زیر در نظر گرفته ام (بهتر بود طراح ساختار عدد را مشخص می کرد):

$$(d_3 \ d_2 \ d_1 \ d_0 \ p_2 \ p_1 \ p_0)$$

ابتدا بر اساس ماتریس زیر سندروم را محاسبه می کنیم.

$$\begin{bmatrix} s_2 \\ s_1 \\ s_0 \end{bmatrix} = \begin{bmatrix} 1 & 1 & 1 & 0 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 & 0 & 1 & 0 \\ 1 & 0 & 1 & 1 & 0 & 0 & 1 \end{bmatrix} \times \begin{bmatrix} d_3 \\ d_2 \\ d_1 \\ d_0 \\ p_2 \\ p_1 \\ p_0 \end{bmatrix} = \begin{bmatrix} 1 & 1 & 1 & 0 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 & 0 & 1 & 0 \\ 1 & 0 & 1 & 1 & 0 & 0 & 1 \end{bmatrix} \times \begin{bmatrix} 1 \\ 0 \\ 1 \\ 1 \\ 1 \\ 0 \\ 1 \end{bmatrix} = \begin{bmatrix} 1 \\ 0 \\ 0 \end{bmatrix}$$

این سندروم نشان دهنده خطا بر روی بیت  $p_2$  است. اگر منظور بیت سوم با شماره گذاری از 1 باشد گزینه ۳ صحیح است. البته ممکن است طراح ساختار عدد را به گونه ای دیگر در نظر گرفته باشد. که باید منتظر کلید سوالات باشیم.

اگر طراح ترتیب داده را به صورت زیر در نظر بگیرد

$$(p_2 \ p_1 \ p_0 \ d_3 \ d_2 \ d_1 \ d_0)$$

در این وضعیت برای محاسبه سندروم به صورت زیر عمل می کنیم

$$s_0 = p_0 \oplus (d_0 \oplus d_1 \oplus d_3) = p_0 \oplus (d_0 \oplus d_1 \oplus d_3) = 1 \oplus (1 \oplus 0 \oplus 1) = 1$$

$$s_1 = p_1 \oplus (d_0 \oplus d_2 \oplus d_3) = p_1 \oplus (d_0 \oplus d_2 \oplus d_3) = 0 \oplus (1 \oplus 1 \oplus 1) = 1$$

$$s_2 = p_2 \oplus (d_1 \oplus d_2 \oplus d_3) = p_2 \oplus (d_1 \oplus d_2 \oplus d_3) = 1 \oplus (0 \oplus 1 \oplus 1) = 1$$

این سندروم نشان دهنده خطا بر روی بیت  $d_3$  است. که در این حالت اگر شماره گذاری از صفر شروع شود بیت سوم و اگر از یک شماره گذاری انجام شود بیت چهارم دچار خطا شده است.

۹- فرض کنید در یک مدار ترتیبی، دو فلیپ‌فلاپ از نوع D به نام‌های A و B وجود دارد. این مدار یک ورودی به نام x نیز دارد. اگر معادله ورودی فلیپ‌فلاپ‌ها به صورت زیر باشد، در خصوص این مدار کدام گزینه درست است؟

$$D_A = A\bar{x} + Bx$$

$$D_B = AB + B\bar{x} + \bar{A}\bar{B}x$$

(۱) مدار در صورتی که  $x = 0$  باشد، Self-Starting است.

(۲) مدار در صورتی که  $x = 1$  باشد، Self-Starting است.

(۳) مدار Self-Starting است.

(۴) مدار Self-Starting نیست.

در خصوص مدارهای **Self - Start** به صورت کامل در نکته و تست مدارهای منطقی جلسه چهارم صحبت کرده ام. به عنوان مثال در مساله زیر :

(مهندسی برق ۹۱) مجموعه معادلات زیر نشان‌دهنده معادلات ورودی یک مدار سنکرون به سه فلیپ‌فلاپ است. اگر خروجی مدار یعنی ABC برابر با خروجی فلیپ‌فلاپ‌ها باشد، کدام گزینه درست است؟ (A بیت رتبه بالا و C بیت رتبه پائین خروجی است)

$$T_A = \overline{B \oplus C} , \quad T_B = \overline{A \oplus B} , \quad T_C = 1$$

(۱) این مدار سیکل 1, 2, 3, 4, 5, 6 را می‌شمارد و خود آغاز (Self Starting) نیست.

(۲) این مدار سیکل 1, 2, 3, 6, 5, 4 را می‌شمارد و خود آغاز (Self Starting) است.

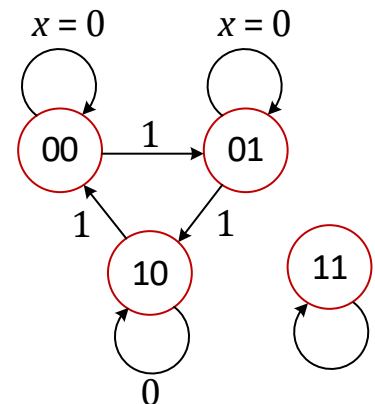
(۳) این مدار سیکل 1, 2, 3, 4, 5, 6 را می‌شمارد و خود آغاز (Self Starting) است.

(۴) این مدار سیکل 1, 2, 3, 6, 5, 4 را می‌شمارد و خود آغاز (Self Starting) نیست.

حل تست ۹- (گزینه ۴)

با توجه به جدول تحریک به دست آمده و اینکه جدول تحریک همان جدول حالت بعدی است. به راحتی دیده می‌شود مدار حالت **Self start** ندارد.

A B	x = 0		x = 1	
	D <sub>A</sub>	D <sub>B</sub>	D <sub>A</sub>	D <sub>B</sub>
0 0	0	0	0	1
0 1	0	1	1	0
1 1	1	1	1	1
1 0	1	0	0	0



۱۰- کدام پیاده‌سازی تابع  $f(a,b,c,d) = \sum m(0,5,7,10,14,15) + d(1,9,13)$  فاقد Hazard است؟  
(توجه داشته باشید که مدار پیاده‌سازی شده باید از نظر تعداد گیت بهینه باشد.)

$$\bar{a}\bar{b}\bar{c} + ac\bar{d} + bd + \bar{c}d \quad (۱)$$

$$\bar{a}\bar{b}\bar{c} + ac\bar{d} + bd + abc \quad (۲)$$

$$\bar{a}\bar{b}\bar{c} + ac\bar{d} + bd + abc + \bar{c}d \quad (۳)$$

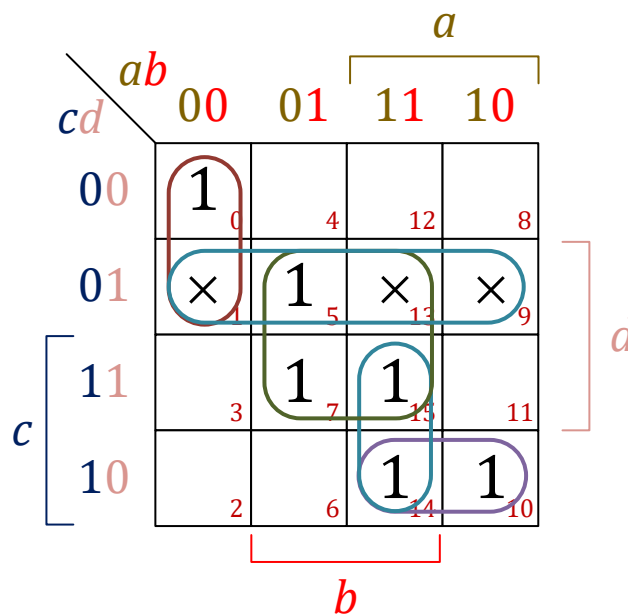
$$\bar{a}\bar{b}\bar{c} + ac\bar{d} + bd + abc + \bar{a}\bar{c}d \quad (۴)$$

در خصوص مخاطره و رفع آن به صورت کامل در جلسه هشتم درس مدارهای منطقی صحبت کرده‌ام ضمن اینکه این مساله مشابه مساله سال ۹۱ مهندسی کامپیوتر است که در جلسه اول نکته و تست حل کرده‌ام

سال ۹۱- تابع  $F(w,x,y,z) = \sum m(0, 1, 2, 3, 14, 15) + d(10, 11)$  را تا حد امکان به نحوی ساده کرده‌ایم که مشکل مخاطره (Hazard) ایستا نداشته باشد، مناسب‌ترین گزینه برای این ساده‌سازی کدام است؟

حل تست ۹- (با توضیحات گزینه ۳)

برای حل ابتدا در جدول کارنو تابع را نمایش می‌دهیم. در حالت عادی بدون در نظر گرفتن مخاطره لازم بود تا جملات  $bd$ ،  $\bar{a}\bar{b}\bar{c}$  و  $ac\bar{d}$  انتخاب شوند.



اما به دلیل اینکه لازم است مدار بدون مخاطره طراحی شود. پس جمله  $abc$  برای رفع مخاطره  $m_{14} \leftrightarrow m_{15}$  انتخاب شود.

در کلاس رفع اشکال مدارهای منطقی نکته‌ای را در مورد حالت  $don't\ care$  در مخاطره توضیح دادم. اینجا یک حالت ابهام به وجود می‌آید، چرا که از  $m_5 \rightarrow d_1$  (به معنی  $don't\ care$ ) می‌تواند با دو دیدگاه بررسی شود:

یکی اینکه از آنجا که  $don't\ care$  را به عنوان  $minterm$  انتخاب کرده‌ایم، پالس به وجود آمده مخاطره است و دیدگاه دوم این است که به دلیل اینکه  $d_1$  حالت بی‌اهمیت است پس مقدار صفر یا یک بودن اهمیتی ندارد، پس پالس به وجود آمده در مساله مشکلی ایجاد نمی‌کند، بنابراین از مخاطره چشم‌پوشی می‌شود.

من فعلاً در حل این مساله دیدگاه اول را در نظر می‌گیرم یعنی  $m_5 \rightarrow d_1$  تولید مخاطره می‌کند و منتظر کلید سنجش می‌مانیم. در این حالت لازم است  $\bar{c}d$  را به جملات اضافه کنیم.

$$bd + \bar{a}\bar{b}\bar{c} + ac\bar{d} + abc + \bar{c}d$$